

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 9 月 23 日 (23.09.2004)

PCT

(10) 国際公開番号
WO 2004/081638 A1

- (51) 国際特許分類⁷: G02F 1/015, 1/017
- (21) 国際出願番号: PCT/JP2004/003181
- (22) 国際出願日: 2004 年 3 月 11 日 (11.03.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-064900 2003 年 3 月 11 日 (11.03.2003) JP
特願2003-322921 2003 年 9 月 16 日 (16.09.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町二丁目3番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 都築 健 (TSUZUKI, Ken) [JP/JP]; 〒1808585 東京都武蔵野市

緑町3丁目9-11 NTT知的財産センタ内 Tokyo (JP).
伊藤 猛 (ITO, Tsuyoshi) [JP/JP]; 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT知的財産センタ内 Tokyo (JP).
伊賀 龍三 (IGA, Ryuzo) [JP/JP]; 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT知的財産センタ内 Tokyo (JP).

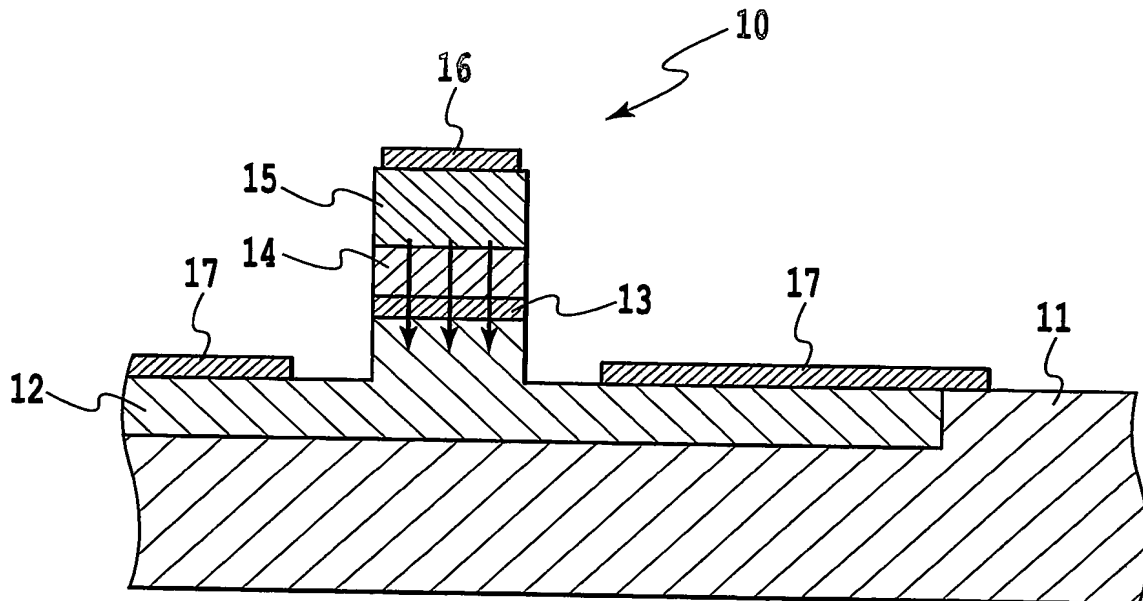
(74) 代理人: 谷 義一 (TANI, Yoshikazu); 〒1070052 東京都港区赤坂2丁目6-20 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: SEMICONDUCTOR OPTICAL CONVERTER

(54) 発明の名称: 半導体光変調器



(57) Abstract: A semiconductor optical converter for use principally in an optical communication system or an optical information processing system. The semiconductor optical converter comprises an n-InP clad layer (12), an optical waveguide layer (13), an SI-InP clad layer (14), and an n-InP clad layer (15) formed sequentially on an SI-InP substrate (11), characterized in that a voltage is applied from an electrode (16) connected with the n-InP clad layer (15) and a ground electrode (17) connected with the n-InP clad layer (12). The semiconductor optical converter is especially applicable as a semiconductor phase modulator or a semiconductor Mach-Zehnder phase modulator operating at low voltages and having a low waveguide loss.

[続葉有]

WO 2004/081638 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 本発明は、主として光通信システムや光情報処理システムにおいて用いられる半導体光変調器に関する。本発明は、SI-InP基板(11)上に順次、n-InPクラッド層(12)と、光導波層(13)と、SI-InPクラッド層(14)と、n-InPクラッド層(15)とが積層され、n-InPクラッド層(15)に接続された電極(16)と、n-InPクラッド層(12)に接続されたグランド電極(17)とから電圧を印加することを特徴とする。本発明は、特に低電圧で動作すると共に導波損失の小さい半導体位相変調器又は半導体マッハツェンダ型光変調器として適用することができる。

明 細 書

半導体光変調器

5

技術分野

本発明は、半導体光変調器に関し、特に半導体位相変調器又は半導体マッハツェンダ型光変調器として適用することができる半導体光変調器に関する。

10 背景技術

光変調器などの導波型光制御デバイスは、高速光通信システム、光情報処理システムにおけるキーエレメントのひとつである。光変調器には、例えばLiNbO₃ (LN) 等の誘電体を用いた光変調器や、InPやGaAs等の半導体を用いた光変調器等が含まれる。これらの光変調器の中でも、レーザや光アン
15 プ等の他の光素子や電子回路との集積化が可能で、小型化、低電圧化が容易な半導体光変調器が、期待されている。

電界吸収型光変調器とマッハツェンダ型光変調器が、代表的な半導体光変調器として知られている。

電界吸収型光変調器は、たとえば、バルク半導体のフランツケルディッシュ
20 効果 (Franz-Keldysh 効果) や多重量子井戸構造における量子閉じ込めシュタルク効果 (Quantum Confined Stark Effect : QCSE) のような、電界を印加することにより吸収端が長波長側へシフトする効果を利用した光変調器である。

また、マッハツェンダ型光変調器は、バルク半導体の電気光学効果 (ポッケ
25 ルス効果) や多重量子井戸構造における量子閉じ込めシュタルク効果のように電界を印加することにより屈折率が変化する効果を利用した光変調器である。

電界吸収型光変調器は、消費電力が小さく、小型であり、LN変調器にみられるような直流電圧によるドリフトも生じないことから、有望な光変調器と考えられている。しかし、電界吸収型光変調器は、変調時に生じた波長チャープニングにより、ファイバ伝送後の光信号の波形が劣化する。

5 より詳細には、変調後の光信号スペクトルは、波長チャープニングにより、変調前に比べて広がる。変調後の光信号を光ファイバで伝送すると、光信号の波形は、ファイバ媒質の分散の効果によって波形劣化する。結果的に、伝送特性は劣化する。波形劣化は、伝送速度が速いほど、また伝送距離が長いほど顕著となる。

10 一方、マッハツェンダ型光変調器は、原理的に波長チャープニングをなくすことができるため、超高速・長距離通信用変調器として期待されている。

例えば、C.Rolland et al., 10Gbit/s, 1.56 μ m multiquantum well InP/InGaAsP Mach-Zehnder optical modulator, Electron Lett., 1993 年、第 29 巻、第 5 号、p. 471-472 (以下、文献 1 という) に、半導体のマッハツェン
15 ダ型光変調器が記載されている。この変調器は、pin 構造を有した集中定数型の変調器である。pin 構造を有した集中定数型の変調器では、光が p 型と n 型の半導体層にはさまれた層厚 0.4 μ m のノンドープ多重量子井戸 (MQW) 領域を導波するため、電界による屈折率変調を高効率で受ける。したがって、位相変調部の長さを極めて短くすることができ、例えば、LN 変調器にお
20 ける位相変調部の長さ 20 ~ 30 mm に対して、集中定数型の変調器では 600 μ m とすることができる。

しかし、集中定数型の変調器は、p 型半導体部分での光損失が大きく、例えば全挿入損失が 13 dB と大きくなる。また集中定数型の変調器は、CR 時定数による速度制限のため、10 Gbit/s 以上の動作が困難である。

25 図 13 は、進行波型電極構造のマッハツェンダ型光変調器の導波路の概略断

面図であり、電界印加部分の断面構造を示してある。図 13 に示す構造を有するマッハツェンダ型光変調器は、ショットキー電極を用いた進行波電極型変調器であり、上述する集中定数型の変調器の問題点を解決すべく現在盛んに研究されている変調器であり、たとえば R. Spickermann et al., GaAs/AlGaAs

5 electro-optic modulator with bandwidth > 40GHz, Electron Lett., 1995 年、第 31 巻、第 11 号、p.915-916 (以下、文献 2 という) に記載されている。

図 13 に示すように、当該電界印加部分は、SI (Semi-Insulate: 半絶縁) - InP クラッド層 71 と、SI-InP クラッド層 71 上に積層された光導波層 72 と、リッジ状の SI-InP クラッド層 73 と、グラ
10 ンド電極 74 と、リッジ上面のショットキー電極 75 とから構成される。SI-InP クラッド層 71 と 73 は、i (ノンドープ) - InP により置き換えられることもある。また、InP だけでなく、GaAs 系材料により形成されることもある。

従来の pin 構造を有した集中定数型変調器は、p 型電極における電気信号
15 の導波損失と pin 構造の容量成分による光と電界の速度不整合により、進行波型電極構造を実現することが困難であった。

図 13 に示す構造を有するマッハツェンダ型光変調器は、ショットキー電極を用いることにより、進行波型電極構造を実現している。また、この進行波電極型変調器は、半導体としては SI 層又はノンドープ層を用いて、集中定数型
20 の変調器の説明で述べたような欠点を解消することができる。

しかしながら、図 13 に示す構造を有するマッハツェンダ型光変調器では、ショットキー電極 75 とグラウンド電極 74 との距離 GAP は、加工上の制限により最小でも約 $9\mu\text{m}$ となり、比較的大きくなってしまふ。したがって、光導波層 72 の電界強度 (図 13 において、矢印で図示) は小さくなる。その結果、
25 光変調器の屈折率の変調効率、は、低下する。

図13に示す構造を有するマッハツェンダ型光変調器は、変調効率が小さいため、十分な位相変調を行うために位相変調部を長くすることが求められ、あるいは高い動作電圧を必要とされる。この結果、進行波電極型の変調器は、集中定数型ほどの小型化ができないこと（例えば、約10mm）、あるいは動作電圧が高くなること（例えば、 $V_{\pi}=28\text{V}$ ）が知られている。

進行波型電極構造の半導体光変調器の従来技術の他の例として、米国特許第5647029号明細書（以下、文献5）に示されているものが知られている。図14は、米国特許第5647029号明細書に示された半導体光変調器の導波路の断面構造図である。図14に示すように、光変調器80はハイメサ導波路型であり、S I - I n P基板81上に、n型I n A l A s下部クラッド層82、量子井戸を含む光導波層83、n型I n A l A s上部クラッド層84の順に積層されている。

図14に示した半導体光変調器は、光導波層83の上下面をn型のI n A l A sクラッド層82、84で挟み、電極85と86を介して、その両クラッド層82と84との間に電圧が印加される特徴を有する。

図14に示した半導体光変調器の他の特徴として、半導体光導波路の光導波層83と電極85との距離s、又は光導波層83とS I - I n P基板81との間のクラッド層82の厚さtなどを変化させ、信号光と電気信号との速度整合条件およびインピーダンス整合条件を満たすことによって、駆動周波数帯域が40GHzにも及ぶ高速の光変調が実現される。

しかし、図14に示した半導体光変調器の構造は、ポテンシャル障壁がないために、電圧を印加すると大きな電流が流れてしまう。そこで、この素子は、光導波層83としてBRAQWET層（Barrier-Reservoir And Quantum-Well Electron-Transfer層）を用いることを前提にしている。BRAQWET層については、例えば、T. Y. Chang, et al., Novel modulator structure permitting synchronous

band filling of multiple quantum wells and extremely large phase shifts, Electron Device Meeting 1989, Technical Digest, International, 3-6 Dec. 1989., p. 737-740 (以下、文献 3 という) に詳細に説明されている。

BRAQWET 層は、n 型半導体層、MQW 光導波層、p 型半導体層、n 型半導体層
5 を順次積層させた構造を有する。図 1 5 A および図 1 5 B は、BRAQWET 層のバンド構造を示す図である。図 1 5 A は電圧を印加していない状態を、図 1 5 B は電圧を印加した状態をそれぞれ示す。図 1 5 A に示すように、BRAQWET 層のバンド構造は、n 型半導体部分と p 型半導体部分のフェルミ準位の違いを利用して、p 型半導体部分を電子に対するポテンシャル障壁として利用した構造である。
10 また、図 1 5 B に示すように、電圧印加時に電子が 2 つの電極間に流れないようにする障壁があるため、光導波路に電圧印加が行えるような構造となっている。

この構造は、MQW 光導波層に電子を注入することによってひき起こされるバンドフィリング効果、すなわち吸収係数の変化又は屈折率の変化を利用する
15 特徴を有する。電子のみが MQW 光導波層に注入され、ホールは電圧印加時の応答には寄与しない。BRAQWET 層は、移動度の小さいホールを介在しないため、高速の電気信号に応答することができる。

実際には、p 型半導体部分のバンドギャップの持ち上がりが電流を効果的に遮蔽するために、n 型半導体と p 型半導体とは、非常に精密な濃度制御が必要
20 とされる。しかし、n 型キャリア濃度と p 型キャリア濃度を層界面で急峻に制御することは困難である。またノンドープ化される領域が大きくなると、電界がノンドープ領域に印加され、電気光学効果の効率が下がることになる。

したがって、BRAQWET 構造を採用した実用的な光変調器の作製は、非常に困難である。前述した文献の光変調器は、バンドギャップが大きくて、p 型の半導
25 体を障壁層として使用することによって障壁を高くしている。このような構造

で、実際に使用できるほどの消光特性のとれた光変調器は、これまでに知られていない。

また、光変調器の例ではないが、光導波層の上下をn型クラッド層で挟んだ例として、図16に示す断面構造を有する進行波型電極フォトダイオードがある (Jin-Wei Shi and Chi-Kuang Sun, Design and Analysis of Long Absorption-Length Traveling-Wave Photodetectors, Journal of Lightwave Technology, 2000年12月、第18巻、第12号、p.2176-2187、(以下、文献4という))。図16に示す進行波型電極フォトダイオード90は、n型クラッド層92と、光導波層93、n型クラッド層94とがSI-GaAs基板91上に積層された積層構造を有する。n型クラッド層92とn型クラッド層94に挟まれた光導波層93は、電圧を印加した際に生ずる電流を抑制するために、高抵抗GaAs(LTG-GaAs)を用いている。進行波型電極フォトダイオード90は、n型AlGaAsクラッド層94上に電極96と、n型AlGaAsクラッド層92上に電極95を備える。

しかしながら、高抵抗GaAsとして、低温成長GaAs(LTG-GaAs)を用いているため、低温成長で導入された欠陥により光損失が生じる。

以上説明したように、現在検討されている半導体マッハツェンダ型光変調器のうちで、集中定数型の変調器は、p型半導体部分での光損失が大きく、CR時定数による速度制限のため10Gbit/s以上の動作が困難である。また、進行波電極型の変調器は、屈折率の変調効率が小さく、位相変調部の小型化が困難で、動作電圧が高くなる。

発明の開示

本発明は、上記状況に鑑みてなされたもので、低電圧化、小型化及び高速化を同時に実現した半導体マッハツェンダ型光変調器、半導体位相変調器等の半

導体光変調器を提供することを目的とする。

上記課題を解決する第1の発明は、基板上に順次、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層とが積層された層構造を有する半導体光変調器において、少なくとも一方の前記半絶縁型クラッド層における、前記
5 半導体光導波層との積層面と対抗する面を含む一部又は全部が、n型クラッド層であることを特徴とする半導体光変調器である。

半導体光導波層を挟む半絶縁型クラッド層の一方について、半導体光導波層との積層面に対向する面を含んだ一部または半絶縁型クラッド層全部がn型クラッド層となっている場合と、半導体光導波層を挟む半絶縁型クラッド層の両
10 方について、半導体光導波層との積層面に対向する面を含んだ一部または半絶縁型クラッド層全部がn型クラッド層となっている場合（ただし、両方の半絶縁型クラッド層すべてがn型クラッド層となることはない。）とが例として挙げられる。

すなわち、第1の例として、基板上に順次、n型クラッド層（以下n層という）、半絶縁型クラッド層（以下SI層という）、半導体光導波層（以下、光導波層という）、SI層、n層が積層される場合がある。第2の例として、基板上に順次、n層、SI層、光導波層、SI層が積層される場合がある。第3の例として、基板上に順次、SI層、光導波層、SI層、n層が積層される場合がある。第4の例として、基板上に順次、SI層、光導波層、n層が積層さ
15 れる場合がある。第5の例として、基板上に順次、n層、光導波層、SI層が積層される場合がある。第6の例として、基板上に順次、n層、光導波層、SI層、n層が積層される場合がある。第7の例として、基板上に順次、n層、SI層、光導波層、n層が積層される場合がある。

上記課題を解決する第2の発明は、n型クラッド層と、光導波層と、n型ク
25 ラッド層とが積層された層構造を有する半導体光変調器において、半絶縁型ク

ラッド層が、前記n型クラッド層の少なくとも一方と光導波路層との間に積層されたことを特徴とする半導体光変調器である。

すなわち、第1の発明における、第1の例、第6の例、および第7の例の場合がある。

5 本発明の半導体光変調器は、n型クラッド層と半導体光導波層との間に半絶縁型クラッド層が挿入されているので、上記文献1に開示されている光変調器とは異なる。また、本発明の半導体光変調器は、上記文献4に開示されている進行波電極型フォトダイオードとも異なる。すなわち、本発明の半導体光変調器は、高抵抗でない半導体光導波層（例えばノンドープ光導波層）を用い、高
10 抵抗でない半導体光導波層とn型クラッド層との間に半絶縁型クラッド層が挿入されている。

すなわち、本発明の半導体光変調器では、半導体光導波層の上下面の少なくとも一方に半絶縁型クラッド層を配し、かつ前記半導体光導波層の上面の半絶縁型クラッド層の上面又は前記半導体光導波層の下面の半絶縁型クラッド層の
15 下面の少なくとも一方にn型ドープ層が配されている。このように、p型ドープ層を用いていないため、p型半導体の光吸収損失やp型電極の導体損失が無く、低損失な光導波路と進行波型電極構造を実現することができる。

また、半導体光導波層の上下面の少なくとも一方に半絶縁型クラッド層を配することにより、半導体光導波層の上側及び下側の両方にn電極が存在しても、
20 電流が流れることなく電圧印加が可能となる。

本発明の半導体光変調器は、電極層間の距離を5 μ m以下にすることが可能である。すなわち、本発明の半導体光変調器は、従来の進行波型電極構造の半導体光変調器と比較して、電界強度を大きくすることができる。したがって、本発明の半導体光変調器は、屈折率の変調効率が大きく、位相変調部を小型化
25 することができ、動作電圧を低くすることが可能となる。また、本発明の半導

体光変調器は、進行波型電極構造を採用することにより、集中定数電極のようにCR時定数に制限されることなく、10 Gbit/s以上の高周波帯域でも動作が可能となる。

本発明の半導体光変調器は、半導体光導波層としてノンドープ半導体層を用
5 いることができる。すなわち、意図的にF e等の半絶縁性不純物をドーブし、
または低温成長により高抵抗化を図らなくても良い。半導体光導波層としてノ
ンドープ半導体層を用いた場合は、光導波層における光の損失が小さくなる。
本発明の半導体光変調器では、特に、半絶縁型クラッド層を半導体光導波層の
* 上面又は下面の一方のみに配した場合、半絶縁型クラッド層のポテンシャル障
10 壁により半導体光導波層に大きな電界をかけることができる。

上記課題を解決する第3の発明は、第1または第2のいずれかの発明に係る
半導体光変調器において、導波路構造が、ハイメサ導波路構造またはリッジ導
波路構造であることを特徴とする半導体光変調器である。

ハイメサ導波路構造は、半導体光導波層の下方（基板側に向かう方向）の層
15 までエッチングすることにより形成された光導波路の構造である。リッジ導波
路構造とは、半導体光導波層の上方（基板側から離れる方向）の層までエッチ
ングすることにより形成される光導波路の構造である。

上記課題を解決する第4の発明は、第1または第2のいずれかの発明に係る
半導体光変調器において、基板の直上のn型クラッド層または半絶縁型クラッ
20 ド層と、基板に積層された半導体光導波層との積層面と対向する面を含むn型
クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うこと
を特徴とする半導体光変調器である。

第1の発明で説明した、第1、第6又は第7の例では、基板の直上及び基板
に積層された最上層にはn型クラッド層が存在するため、両電極はこれらのn
25 型クラッド層に接続する。また、第2～第5の例では、一方がn型クラッド層

であり、他方が半絶縁型クラッド層であるため、一方の電極はn型クラッド層に、他方の電極は半絶縁型クラッド層に接続される。

n型クラッド層は、導電性を有し電極と同様の役割をも果たす。したがって、半導体光導波層に電界を発生させる実質的な電極間隔を、実際の電極－電極間
5 隔よりも小さくすることができる。

上記課題を解決する第5の発明は、第4の発明に係る半導体光変調器において、前記電極が、コプレーナ導波線路構造であることを特徴とする半導体光変調器である。

上記課題を解決する第6の発明は、第1ないし第5のいずれかの発明に係る
10 半導体光変調器と、入力光を二分する光分波器と、前記半導体光変調器によって変調された光を合波する合波器とを備えたことを特徴とする半導体マッハツェンダ型光変調器である。

従来のpin構造の変調器は、電界による屈折率変調を高効率で利用することができる。しかし、従来のpin構造の変調器は、p型半導体の光吸収損失
15 やp型電極の導体損失、光と電界の速度不整合による進行波型電極構造の困難性等の欠点を有していた。

本発明の半導体マッハツェンダ型光変調器は、上記第1から第5の発明に係る構造を採用することにより、電界による屈折率変調を高効率に発生することができる進行波型電極構造の実現を可能とする。

20

図面の簡単な説明

図1は、第1の実施形態に係る半導体光変調器の電界印加部分の導波路（ハイメサ構造）の概略断面図である。

図2は、第1の実施形態に係る半導体光変調器の電界印加部分の導波路（リッジ構造）の概略断面図である。
25

図 3 は、S I 半導体層の厚さと耐圧との関係図である。

図 4 A は、第 1 の実施形態に係る半導体光変調器のバンドダイアグラムであり、無電界の状態を示す。

図 4 B は、第 1 の実施形態に係る半導体光変調器のバンドダイアグラムであり、電界を印加した状態を示す。

図 5 は、第 2 の実施形態に係るマッハツェンダ型光変調器の概略外観図である。

図 6 は、第 2 の実施形態に係るマッハツェンダ型光変調器の位相変調光導波路部分の概略断面図である。

図 7 A は、第 2 の実施形態に係るマッハツェンダ型光変調器の位相変調導波路の電圧－電流特性を示すグラフである。

図 7 B は、第 2 の実施形態に係るマッハツェンダ型光変調器の位相変調導波路の電圧－電流特性を示すグラフである。

図 8 A は、第 2 の実施形態に係るマッハツェンダ型光変調器の電圧印加時の透過光強度特性を示した図である。

図 8 B は、第 2 の実施形態に係るマッハツェンダ型光変調器の電圧印加時の透過光強度特性を示した図である。

図 9 A は、第 2 の実施形態に係るマッハツェンダ型光変調器の小信号応答特性を示した図である。

図 9 B は、第 2 の実施形態に係るマッハツェンダ型光変調器の 40 G b i t / s アイダイアグラムを示した図である。

図 9 C は、第 2 の実施形態に係るマッハツェンダ型光変調器の 40 G b i t / s エラーレートを示した図である。

図 10 A は、第 2 の実施形態に係る進行波型電極付きマッハツェンダ型光変調器の速度整合条件のメサ幅依存性を示した図である。

図10Bは、第2の実施形態に係る進行波型電極付きマッハツェンダ型光変調器のインピーダンス整合条件のメサ幅依存性を示した図である。

図11は、第3の実施形態に係る半導体光変調器の電界印加部分の導波路（ハイメサ構造）の概略断面図である。

5 図12は、第3の実施形態に係る半導体光変調器の電界印加部分の導波路（リッジ構造）の概略断面図である。

図13は、従来の進行波型電極構造の半導体光変調器の電界印加部分の導波路の概略断面図である。

図14は、従来の進行波型電極構造の半導体光変調器の他の例であり、当該
10 光変調器に係る電界印加部分の導波路の概略断面図である。

図15Aは、電圧を印加していない状態のBRAQWET層のバンド構造を示す図である。

図15Bは、電圧を印加した状態のBRAQWET層のバンド構造を示す図である。

図16は、光導波層の上下をn型クラッド層で挟んだ構造を有する進行波型
15 電極フォトダイオードの概略断面図である。

発明を実施するための最良の形態

<第1の実施形態>

図1は、第1の実施形態に係るInP系多重量子井戸半導体光変調器の導波
20 路の概略断面図であり、導波路における電界印加部分の断面構造を示す。

本実施形態に係る半導体光変調器は、SI-InP基板11上にn-InPクラッド層12、光導波層13、SI-InPクラッド層14、n-InPクラッド層15が順次積層された積層体を、エッチングプロセスによりメサ状に加工した光導波路構造をもつ。

25 第1の実施形態に係る半導体光変調器は、光導波層13の下（本実施形態で

は、光導波層 13 の下層である n -InP クラッド層 12) までエッチングされたハイメサ導波路構造 10 である。

図 1 に示された半導体光変調器は、 n -InP クラッド層 15 の上面に電極 16 を、 n -InP クラッド層 12 の上面にグランド電極 17 備えている。電極 16 とグランド電極 17 の間に高周波信号を印加するため、電極構造は、2 つのグランド電極 17 の間に電極 16 が挟まれた構造であるコプレーナ導波線路 (CPW) 構造が採用される。

導波路構造として、光導波層の上までエッチングするリッジ導波路構造を採用することも可能である。図 2 は、リッジ導波路構造 20 を適用した導波路における電界印加部分の断面構造を示す。図 2 に示した導波路は、SI-InP 基板 21 上に n -InP クラッド層 22、光導波層 23、SI-InP クラッド層 24、 n -InP クラッド層 25 が順次積層され、光導波層 23 の上層である SI-InP クラッド層 24 までエッチングされている。

図 2 に示された半導体光変調器は、 n -InP クラッド層 25 の上面に電極 26 を備える。グランド電極は、光導波層の下層である n -InP クラッド層に接続させる必要がある。図 2 に示されたリッジ導波路構造は、SI-InP クラッド層 24 の表面から n -InP クラッド層 22 までの溝を備え、 n -InP クラッド層 22 と接続されるようにグランド電極 27 が配置されている。

グランド電極 27 と n -InP クラッド層 22 とを接続する場合に、グランド電極 27 と光導波層 23 との接触により、電圧印加時に電子が光導波層 23 に流れ込み、電気光学特性が劣化する可能性がある。しかしながら、光導波層 23 はノンドープ層であるため、グランド電極 27 と n -InP クラッド層 22 との接続部分 (溝) をリッジ導波路部分から十分に離れた場所に形成することにより、当該問題を解消することができる。

たとえば図 1 に示された半導体光変調器の場合、動作時には、電極 16 とグ

ランド電極 17 との間に電圧を印加することにより、光導波層 13 に信号電界
(図 1 において、矢印で図示) を発生させる。第 1 の実施形態では、 n - I n P
クラッド層 15 および n - I n P クラッド層 12 は、導電性を有し、電極と
同様の役割をも果たす。光導波層 13 に電界を発生させる電極の間隔は、実質
5 的には n - I n P クラッド層 15 と n - I n P クラッド層 12 との間隔となる。

このため、第 1 の実施形態の半導体光変調器は、従来例 (図 13 参照) と比
較して実質的な電極間隔を小さくし、光導波層 13 中の電界強度を増加させ、
電気光学効果を高めることができる。

次に、実質的な電極間隔を決定する、光導波路 13 と S I - I n P クラッド
10 層 14 との層厚、特に、 S I - I n P クラッド層 14 の層厚について説明する。

電極 16 及びグランド電極 17 を介して、 n - I n P クラッド層 15 と n -
 I n P クラッド層 12 との間に印加可能な電圧値は、2 つの n 型半導体層の間
に挟まれた S I - I n P クラッド層 14 の耐圧により決定される。図 3 は、 S
 I - I n P クラッド層の厚さと耐圧の関係を示す。

15 図 3 に示すように、耐圧は、 S I - I n P クラッド層 14 の層厚が $0.5 \mu\text{m}$
 m のときに $\pm 2.5 \text{ V}$ 、層厚 $1.0 \mu\text{m}$ のときに $\pm 7.0 \text{ V}$ 、層厚 $2.0 \mu\text{m}$
のときに $\pm 25 \text{ V}$ である。

ここで、第 1 の実施形態の半導体光変調器は、従来例に係る半導体光変調器
(図 13 参照) と比較して実質的な電極間隔 (n - I n P クラッド層 15 と n -
20 I n P クラッド層 12 との間隔) が小さいため、比較的低い印加電圧で高強
度の電界を発生させることができ、高い効率で電気光学効果を利用することが
可能となる。

従来例に係る半導体光変調器は、電極間隔が約 $9 \mu\text{m}$ と大きく、またこれに
伴い高電圧 (28 V 程度) を印加する必要があった。第 1 の実施形態の半導体
25 光変調器は、実質的な電極間隔を小さくし、電気光学効果の効率を向上させる

ことができ、駆動電圧の低電圧化、素子の小型化等を実現することを可能とする。

第1の実施形態の半導体光変調器における光導波層13と電極16までの距離を約 $1\mu\text{m}$ 以下とした場合、信号光のロスは、電極16を構成する金属によって増大する。したがって、第1の実施形態の半導体光変調器における光導波層13と電極16までの距離は、 $1\mu\text{m}$ 以上にすることが望ましい。

光導波層13から電極16までの距離は、 $n\text{-InP}$ クラッド層15と SI-InP クラッド層14の層厚で決定される。第1の実施形態の半導体光変調器は、速度整合とインピーダンス整合をとるために SI-InP クラッド層14の層厚を小さくした場合であっても、 $n\text{-InP}$ クラッド層15の層厚を調整（大きく）することにより、光導波層13から電極16までの距離を $1\mu\text{m}$ 以上に維持することができる。したがって、電極16による光損失を防止し、高い効率で電気光学効果を利用することができる位相変調部とすることが可能である。

図4A及び図4Bは、第1の実施形態に係る InP 系多重量子井戸半導体光変調器のバンドダイアグラムを示す。図4Aは、電圧を印加しない状態のバンドダイアグラムを、図4Bは、電圧を印加した状態のバンドダイアグラムを示す。図4Aおよび図4Bは、図面右側から、 SI-InP 基板上に順次積層した $n\text{-InP}$ クラッド層12と、光導波層13と、 SI-InP クラッド層14と、 $n\text{-InP}$ クラッド層15とからなる構造に対応する形態のバンド構造を示す。図4Aおよび図4Bは、光導波層13が、バンドギャップ波長 1370nm のノンドープ多重量子井戸層(MQW)13aと、その上下に配されたバンドギャップ波長 1300nm のノンドープ InGaAsP 光閉じ込め層13bとからなる場合のバンド構造を示す。

SI-InP クラッド層14のバンド構造は、ドーパされた Fe 原子が深い

準位でイオン化したアクセプタとして働くことにより、イオン化したアクセプタの電荷によりバンドが曲げられ、電子1に対するポテンシャルバリアを形成する。ポテンシャルバリアが電子1の漏れ電流を防ぐことによって、電圧印加時に、効率的に光導波層13に電界が印加されることが可能となる。

- 5 なお、本発明の第1の実施形態の半導体光変調器は、上述の形態に限られず、光導波層13と電極16との間をS I - I n Pクラッド層のみとしてもよい。
- また、本発明の第1の実施形態の半導体光変調器は、光導波層13と電極16との間をn - I n Pクラッド層とし、n - I n Pクラッド層12の代わりにS I - I n Pクラッド層としてもよい。更に、本発明の第1の実施形態の半導体
- 10 光変調器は、光導波層13と電極16との間をn - I n Pクラッド層とし、n - I n Pクラッド層12の代わりにS I - I n Pクラッド層とn - I n Pクラッド層との積層構造（光導波層13の直下をS I - I n Pクラッド層とする）としてもよい。

- 以上、図1に示すハイメサ導波路構造を有する半導体光変調器に基づいて、
- 15 第1の実施形態の説明をしたが、図2に示すリッジ導波路構造を有する半導体光変調器であっても同様の効果を得ることができる。

<第2の実施形態>

- 図5は、第2の実施形態に係るマッハツェンダ型光変調器の概略外観を示す。図5に示すように、マッハツェンダ型光変調器60は、基板上に形成された、
- 20 入力光を二分する2×2多モード干渉型（MMI）カップラ68aと、二分された光の位相を印加された電圧に基づいてそれぞれ変調する2本の位相変調導波路69a、69bと、変調された光を合波する2×2多モード干渉型カップラ68bと、位相変調導波路69a、69bに電界を印加する信号電極66及びグランド電極67とを備える。ここで、位相変調導波路69a、69bの長さL（位相変調領域）は3mmである。
- 25

図6は、第2の実施形態に係るマッハツェンダ型光変調器の位相変調導波路の概略断面を示す。図6に示すように、第2の実施形態に係るマッハツェンダ型光変調器は、S I - I n P基板61の上に順次積層された、n - I n Pクラッド層62と、MQW及びその上下面に配されたI n G a A s P光閉じ込め層からなる光導波層63と、S I - I n Pクラッド層64と、n - I n Pクラッド層65と、および、導波路メサ上部に信号電極66と、メサ底部（n - I n Pクラッド層62上）にグランド電極67とを備える。

MQWの吸収波長は1370nmであり、信号光の1550nmから十分離れた波長である。導波路のメサ幅は2.0μm、メサ高さは3.0μm、S I - I n Pクラッド層64の層厚は1.0μmである。

図7Aおよび図7Bは、本実施形態に係るマッハツェンダ型光変調器の位相変調導波路の電圧-電流特性を示す。図7Aは、印加した電圧と漏れ電流の関係を示し、図7Bは、図7Aの電圧0V以上の領域における漏れ電流を対数表示で示す。図7Aおよび図7Bは、位相変調導波路69a、69bが漏れ電流の非常に少ない±15V程度の電圧耐性を有していること、および光導波層63とS I - I n Pクラッド層64に効果的に電圧が印加されていることを示す。

層厚1.0μmのS I - I n Pクラッド層64は、漏れ電流200μA以下の優れたポテンシャル障壁特性を有していることが理解される。なお、S I - I n Pクラッド層64のF eドープ量を、第1の実施形態におけるS I - I n Pクラッド層14（図1を参照）のF eドープ量に比べて多くすることによって、耐電圧は約2倍に向上されている。

以上より、S I - I n Pクラッド層をポテンシャルバリアとして用いることにより、BRAQWET構造によるp型半導体のバリアに比べ、製作が非常に容易で、電圧耐性の優れた良質なバリアを形成することができる。すなわち、BRAQWET構造は、耐電圧が±2V程度であるのに対して、S I - I n Pクラッド層をポテ

ンシャルバリアとして用いることにより、約±15Vもの耐電圧を得ることができる。

BRAQWET 構造は、MQWへの電子の注入により、吸収係数の変化あるいは屈折率の変化を利用する構造となっている。他方、第1及び第2の実施形態の光変調器は、光導波層への電圧印加によるポッケルス効果を利用する方法を用いている。第1および第2の実施形態に係る方法は、BRAQWET 構造で用いられる方法に比べて、波長チャープおよび波長依存性を小さく抑えることができる。第1および第2の実施形態に係る方法は、光変調器に広く要求される特性を満たすことができる。

上記文献5は、BRAQWET 構造を用いることに言及している。しかし、文献5は、MQWの構造に言及していない。第1及び第2の実施形態の導波路構造は、主な特徴として半絶縁型半導体を電流の流れを阻止する層として用いる。また、第1及び第2の実施形態の導波路構造は、光導波層に電子を注入せず、電圧印加によるポッケルス効果を利用する。このように、本発明は、文献5に記載された光変調器とは素子の構造、動作原理が全く異なる、導波路構造を提供する。

図8A及び図8Bは、第2の実施形態に係るマッハツェンダ型光変調器の電圧印加時の透過光強度の変化を示す。図8A及び図8Bは、入力光の波長を1520nm～1620nmに変化させて各波長における透過光強度の変化を示す。図8Aは、図8Bにおける逆バイアス電圧6V以下の領域の拡大図である。図8A及び図8Bに示すように、本実施形態に係るマッハツェンダ型光変調器は、入力光波長1530nm～1570nmの40nmに亘る波長域において、15dB以上の消光比を得ることができ、逆バイアス電圧2.2Vの同一動作条件で波長に依存しない動作が可能である。

また、図8A及び図8Bは、逆バイアス電圧を光の位相が逆転する電圧（2V π ）にしたときに、透過光強度の劣化がないことを示す。ここで、V π とは、

マッハツェンダ型光変調器において消光するために必要な電圧である。この特性は、光導波層領域での光吸収がほとんどないことから得られる特性である。BRAQWET 構造のようなバンド準位の変化を利用する構造では、入力光波長とバンド準位が密接に関係しているため、このような波長に依存しない特性を得ることができない。

第2の実施形態に係るマッハツェンダ型光変調器は、光導波層の吸収端波長を入力光波長から十分に離れたこと、およびポッケルス効果を利用する構造としたことにより、上述したような波長に依存しない、また吸収のない特性を得ることができる。

従来のショットキー電極型変調器の位相変調導波路の長さはおよそ10 mmである。第2の実施形態では、電界印加領域を小さくしたことにより、高効率で位相変調を行うことができ、3 mmという短い位相変調導波路で十分に信号光を変調することが可能となる。

次に、第2の実施形態に係るマッハツェンダ型光変調器における高速駆動特性について説明する。本発明に係る光変調器の光導波路は、2つの電極に接する半導体層がn型半導体である。本発明に係る光変調器の光導波路は、p型半導体層を使用していないため、p型半導体層に起因する電気信号のロスや、光の吸収ロスを回避することができる。また、本発明に係る光変調器の光導波路は、導波路層の幅や、光導波層とS I - I n Pクラッド層とからなる電界印加領域の厚さを制御して光導波路の容量成分を調整することにより、電気信号と信号光の速度条件やインピーダンス条件を整合させることができる。本発明に係る光変調器の光導波路は、速度条件及びインピーダンス条件が整合した進行波型電極構造を採用することによって、高速電気信号により光を変調する高速光変調器として実現されることができる。

図9 A、図9 B及び図9 Cは、本実施形態に係るマッハツェンダ型光変調器

の高周波信号駆動特性を示すグラフである。図9Aは、高周波電気信号と光変調信号の応答特性を示す小信号周波数特性を示す。図9Aに示すように、周波数応答が3dBダウンする小信号周波数帯域は40GHzであり、40Gbit/sの変調に十分な帯域が得られている。また、図9Bは、40Gbit/sにおけるアイダイアグラムを示す。図9Bに示すように、明確なアイ開口を確認することができ、高速な光変調が可能となっている。図9Cは、40Gbit/sで変調した際のビットエラーレートを測定した結果を示す。図9Cに示すように、エラーフリー動作が実現できており、本実施形態に係るマッハツェンダ型光変調器が高速光変調器として有用なことが分かる。

- 10 次に、第2の実施形態に係るマッハツェンダ型光変調器における速度整合条件、インピーダンス整合条件のメサ幅に対するトレランスについて説明する。速度整合及びインピーダンス整合は、変調器の光導波路の容量成分を制御することで得られる。ここで、光導波路の容量成分は、導波路層の幅や、光導波層とS I - I n Pクラッド層とからなる電界印加領域の厚さを制御することにより調整することができる。電界印加領域の厚さは、半導体層の層厚なので、エピタキシャル成長により数十オングストローム単位での精密な制御が可能である。
- 15 一方、導波路層の幅は、半導体表面のエッチングにより制御されるので、0.1 μ m単位での加工誤差が発生する。

- 図10Aは、半絶縁層厚0.8 μ m、1.0 μ m、1.2 μ mの光導波路について、速度整合条件のメサ幅トレランスを計算により求めた結果を示したグラフである。また、図10Bは、半絶縁層厚0.8 μ m、1.0 μ m、1.2 μ mの光導波路について、インピーダンス整合条件のメサ幅トレランスを計算により求めた結果を示したグラフである。
- 20

- 詳細には、図10Aは、一定の厚さの半絶縁層を有する光導波路の幅（グラフ横軸）と、この光導波路に電気信号を与える際の電気信号の速度（グラフ縦
- 25

軸)との関係が示す。図10Aによれば、導波路幅が大きくなるほど電気信号の速度が遅くなることがわかる。また図10Aによれば、半絶縁層の厚さが大きくなるほど電気信号の速度が速くなることが分かる。この結果、図10Aから分かるように、半絶縁層厚 $1.0\mu\text{m}$ の光導波路が速度整合条件を満たす、
すなわち、電気信号の速度と導波路を伝播する信号光の速度(9.29×10^7
 m/s)が一致するのは、導波路幅が $2.1\mu\text{m}$ のときである。

40 Gbit/sまでの速度における光変調特性を考慮すると、3mmの位相変調領域を通過した後の信号光と、3mmの信号電極66を通過した後の電気信号との速度不整合による位相長のずれは、 $150\mu\text{m}$ まで許容することができる。許容できる $150\mu\text{m}$ の位相長のずれは、電気信号の許容速度範囲に換算すると、 $8.83 \times 10^7 \text{m/s} \sim 9.75 \times 10^7 \text{m/s}$ となる。

この結果、速度整合を満たすための導波路幅トレランスは、速度が完全に整合する $2.1\mu\text{m}$ の $\pm 0.3\mu\text{m}$ である $1.8\mu\text{m} \sim 2.4\mu\text{m}$ となる。このトレランスは、加工精度に対して十分に広いため、多少の加工誤差があっても歩留まりの良い光変調器が作製可能となる。

また、図10Bは、一定の厚さの半絶縁層を有する光導波路の幅(グラフ横軸)と、この光導波路に電気信号を与える信号電極66の特性インピーダンス(グラフ縦軸)との関係を示す。図10Bによれば、導波路幅が大きくなるほど特性インピーダンスが低下し、半絶縁層の厚さが大きくなるほど特性インピーダンスが大きくなることが分かる。この結果、図10Bから分かるように、半絶縁層厚 $1.0\mu\text{m}$ の光導波路がインピーダンス整合条件を満たす、すなわち、信号電極66の特性インピーダンスがマッハツェンダ型光変調器60に接続される周辺デバイスのインピーダンス 50Ω と一致するのは、導波路幅 $2.1\mu\text{m}$ のときである。

ここで、デバイス同士の接続に際して、 5Ω 程度のインピーダンスのずれは

光変調特性に影響を及ぼさないことを考慮すると、信号電極 6 6 の特性インピーダンスの許容範囲は、 $45\ \Omega \sim 55\ \Omega$ とすることができる。この結果、インピーダンス整合条件を満たすための導波路幅トレランスは、インピーダンスが完全に整合する $2.1\ \mu\text{m}$ の $\pm 0.35\ \mu\text{m}$ 程度の $1.75\ \mu\text{m} \sim 2.45\ \mu\text{m}$ となる。このトレランスも、加工精度に対して十分に広いため、加工誤差により受ける影響が小さく、高速変調可能な光変調器を容易に作製することができる。

従来の半導体マッハツェンダ型光変調器は、集中定数型の光変調器の p 型半導体部分での光損失が大きく、CR 時定数による速度制限のため $10\ \text{Gbit/s}$ 以上の動作が困難である。また、従来の半導体マッハツェンダ型光変調器は、進行波電極型の光変調器の屈折率の変調効率が小さく、位相変調部の小型化が困難で、動作電圧が高い。

上述するように、第 2 の実施形態に係る半導体マッハツェンダ型光変調器及び位相変調器は、2 つの n 型ドープクラッド層の間に、光導波層と S I クラッド層とを挟み込んだ層構造を有し、p 型ドープ層を用いていないため、p 型半導体の光吸収損失や p 型電極の導体損失がなく、p 型ドープ層に起因する問題が解消された光導波路や進行波型電極構造を実現することができる。

また、従来の進行波型電極構造を有する半導体マッハツェンダ型光変調器と比較して、第 2 の実施形態に係る半導体マッハツェンダ型光変調器及び位相変調器は、電極層間の距離を $5\ \mu\text{m}$ 以下にすることが可能であるため、電界強度を大きくすることができる。したがって、第 2 の実施形態に係る半導体マッハツェンダ型光変調器及び位相変調器は、屈折率の変調効率が大きくなり、位相変調部を小型化することができ、動作電圧を低くすることが可能である。

また、第 2 の実施形態に係る半導体マッハツェンダ型光変調器及び位相変調器は、進行波型電極構造を採用することによって、CR 時定数に制限されるこ

となく、10 Gbit/s 以上の高周波帯域でも動作が可能でありながら、変調効率が高いため素子の小型化、低電圧化が可能である。

<第3の実施形態>

図11は、第3の実施形態に係るInP系多重量子井戸半導体光変調器の導波路の概略断面図である。図11は、導波路における電界印加部分の断面構造を示す。

第3の実施形態に係る半導体光変調器は、SI-InP基板41上にn-InPクラッド層42、SI-InPクラッド層48、光導波層43、SI-InPクラッド層44、n-InPクラッド層45を順次積層させた積層体を、
10 エッチングプロセスによりメサ状に加工した光導波路構造をもつ。

第3の実施形態に係る半導体光変調器は、光導波層43とn-InPクラッド層42との間にSI-InPクラッド層48を設け、光導波層43をSI-InPクラッド層48、44により挟み込む積層構造とした点において、第1の実施形態と異なる。

15 第3の実施形態に係る半導体光変調器は、エッチングプロセスの際に、光導波層43の下（本実施形態では、n-InPクラッド層42）までエッチングしたハイメサ導波路構造40である。

第3の実施形態に係る半導体光変調器は、n-InPクラッド層45の上面に電極46と、n-InPクラッド層42の上面にグランド電極47とを備える。
20

電極構造は、両電極間に高周波信号を印加するため、2つのグランド電極47の間に電極46が挟まれた構造であるコプレーナ導波線路（CPW）構造である。

導波路構造は、光導波層の上でエッチングを止めるリッジ導波路構造とすることも可能である。図12は、リッジ導波路構造50を適用した第3の実施形
25

態に係る半導体光変調器の電界印加部分の断面構造を示す。リッジ導波路構造 50 を適用した第3の実施形態に係る半導体光変調器は、S I - I n P 基板 51 上に n - I n P クラッド層 52、S I - I n P クラッド層 58、光導波層 53、S I - I n P クラッド層 54、n - I n P クラッド層 55 を順次積層させ、
5 光導波層 53 の上層である S I - I n P クラッド層 54 までエッチングされている。

図12に示された半導体光変調器は、n - I n P クラッド層 55 の上面に電極 56 を備える。グランド電極は、光導波層の下側にある n - I n P クラッド層に接続させる必要がある。図12に示された半導体光変調器は、S I - I
10 n P クラッド層 54 の表面から n - I n P クラッド層 52 までの溝を備え、n - I n P クラッド層 52 と接続されるようにグランド電極 57 を設置されている。

グランド電極 57 と n - I n P クラッド層 52 とを接続する際に、グランド電極 57 と光導波層 53 とが接触する問題については、第1の実施形態で説明
15 したとおりである。

動作時には、電極 46 とグランド電極 47 との間に電圧を印加することにより、光導波層 43 に信号電界（図11において、矢印で図示）を発生させる。第3の実施形態の半導体光変調器は、n - I n P クラッド層 45 と n - I n P クラッド層 42 とが導電性を有し電極と同様の役割をも果たすため、実質的な
20 電極間隔を小さくすることができ、高効率の電気光学効果を得ることができる。

第3の実施形態の半導体光変調器は、実質的な電極間隔（n - I n P クラッド層 45 と n - I n P クラッド層 42 との間隔）が小さいため、比較的低い印加電圧でも高強度の電界を発生させることができ、駆動電圧の低電圧化、素子の小型化等を実現することが可能となる。

25 ただし、第3の実施形態の半導体光変調器は、第1の実施形態の半導体光変

調器と比較して、実質的な電極間隔がS I - I n Pクラッド層48の分だけ大きい。したがって、電気光学効果の効率面等からは第1の実施形態の半導体光変調器の方が第3の実施形態の半導体光変調器よりも優れている。しかしながら、第3の実施形態の半導体光変調器は、S I - I n Pクラッド層44および48を設け、光導波層43をS I - I n Pクラッド層44、48で挟み込む積層構造としたことにより、第3の実施形態に係る半導体光変調器は、電圧の印加方向が一方向に限定されないので利便性が高いという優れた機能を有している。

なお、第3の実施形態の半導体光変調器における光導波層43と電極46までの距離は、第1の実施形態の半導体光変調器と同様であり、1 μ m以上が望ましい。第3の実施形態の半導体光変調器は、電気光学効果の効率を向上させるためにS I - I n Pクラッド層44の層厚を小さくした場合であっても、n - I n Pクラッド層45の層厚を調整（大きく）することにより、光導波層43から電極46までの距離を1 μ m以上に維持することができる。したがって、第3の実施形態の半導体光変調器は、電極46による光損失を防止しながら、高効率な電気光学効果を利用することができる位相変調部とすることが可能である。

なお、第3の実施形態の半導体光変調器は、光導波層43と電極46との間をS I - I n Pクラッド層のみとしてもよく、逆にn - I n Pクラッド層42の部分の部分をS I - I n Pクラッド層とし、光導波層43とS I - I n P基板41との間をS I - I n Pクラッド層のみとしてもよい。

以上、図11に示すハイメサ導波路構造を有する半導体光変調器に基づいて、第3の実施形態の説明をしたが、図12に示すリッジ導波路構造を有する半導体光変調器であっても同様の効果を得ることができる。

25 産業上の利用可能性

本発明に係る半導体光変調器は、p型ドーパ層を用いていないため、p型半導体の光吸収損失や電気信号の導体損失が無く、低損失な光導波路と進行波型電極構造を実現することができる。また光導波層の少なくとも一方にS I クラッド層が配設されることによって、光導波層への電子の流れ込みを防止しつつ電圧印加が可能となっている。

本発明に係る半導体光変調器では、従来の進行波型電極構造の半導体光変調器と比べ、電極層間の距離を $5\mu\text{m}$ 以下にすることが可能であるため光導波層における電界強度を大きくすることができる。このため、屈折率の変調効率が大きく、位相変調部を小型化することができるとともに、動作電圧を低くすることが可能である。

また、進行波型電極構造を採用することによって、集中定数電極のようにCR時定数に制限されることなく 10Gb/s 以上の高周波帯域でも動作が可能でありながら、変調効率が高いため素子の小型化、低電圧化が可能である。

請 求 の 範 囲

1. 基板上に順次、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層とが積層された層構造を有する半導体光変調器において、

少なくとも一方の前記半絶縁型クラッド層における、前記半導体光導波層との積層面と対向する面を含む一部又は全部が、n型クラッド層であることを特徴とする半導体光変調器。

2. 導波路構造が、ハイメサ導波路構造またはリッジ導波路構造であることを特徴とする請求項1に記載の半導体光変調器。

3. 前記基板の直上のn型クラッド層または半絶縁型クラッド層と、前記基板に積層された前記半導体光導波層との積層面と対向する面を含むn型クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うことを特徴とする請求項1に記載の半導体光変調器。

4. 前記電極は、コプレーナ導波線路構造を有することを特徴とする請求項3に記載の半導体光変調器。

5. 請求項1ないし4のいずれかに記載の半導体光変調器と、入力光を二分する光分波器と、前記半導体光変調器によって変調された光を合波する合波器とを備えたことを特徴とする半導体マッハツェンダ型光変調器。

6. 基板上に順次、n型クラッド層と、光導波層と、n型クラッド層とが積層された層構造を有する半導体光変調器において、

半絶縁型クラッド層が、前記n型クラッド層の少なくとも一方と光導波層との間に積層された

ことを特徴とする半導体光変調器。

7. 導波路構造が、ハイメサ導波路構造またはリッジ導波路構造であること

を特徴とする請求項 6 に記載の半導体光変調器。

8. 前記基板の直上の n 型クラッド層または半絶縁型クラッド層と、前記基板に積層された前記対向する面を含む n 型クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うことを特徴とする請求項 6 に記載の半導体光変調器。
- 5
9. 前記電極は、コプレーナ導波線路構造を有することを特徴とする請求項 8 に記載の半導体光変調器。
10. 請求項 6 乃至 9 に記載の半導体光変調器と、入力光を二分する光分波器と、前記半導体光変調器によって変調された光を合波する合波器とを備えたことを特徴とする半導体マッハツェンダ型光変調器。
- 10

1/17

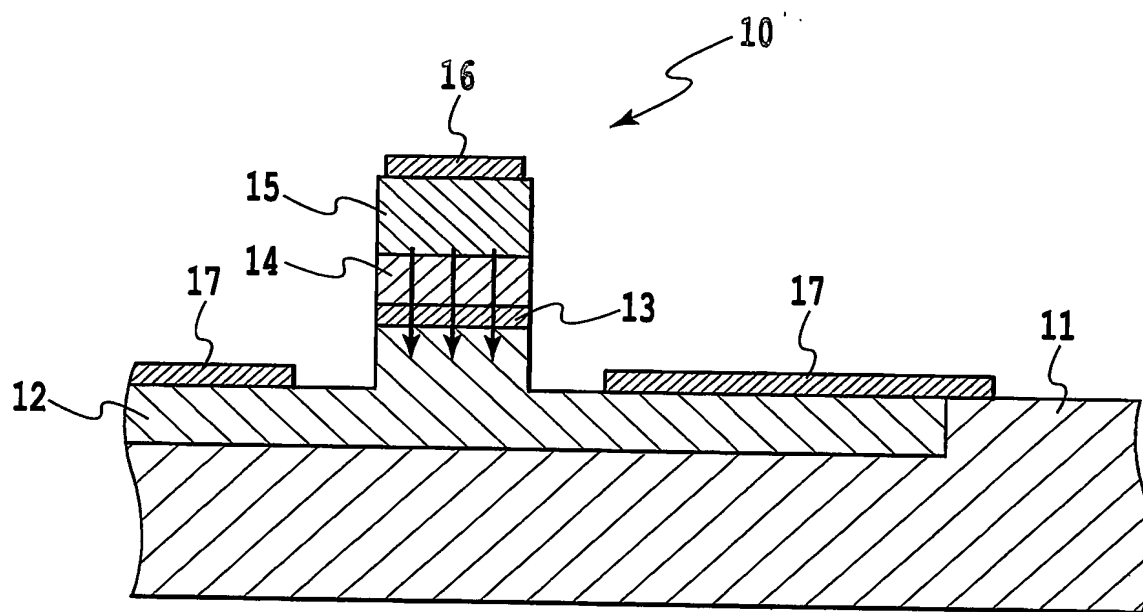


FIG.1

2/17

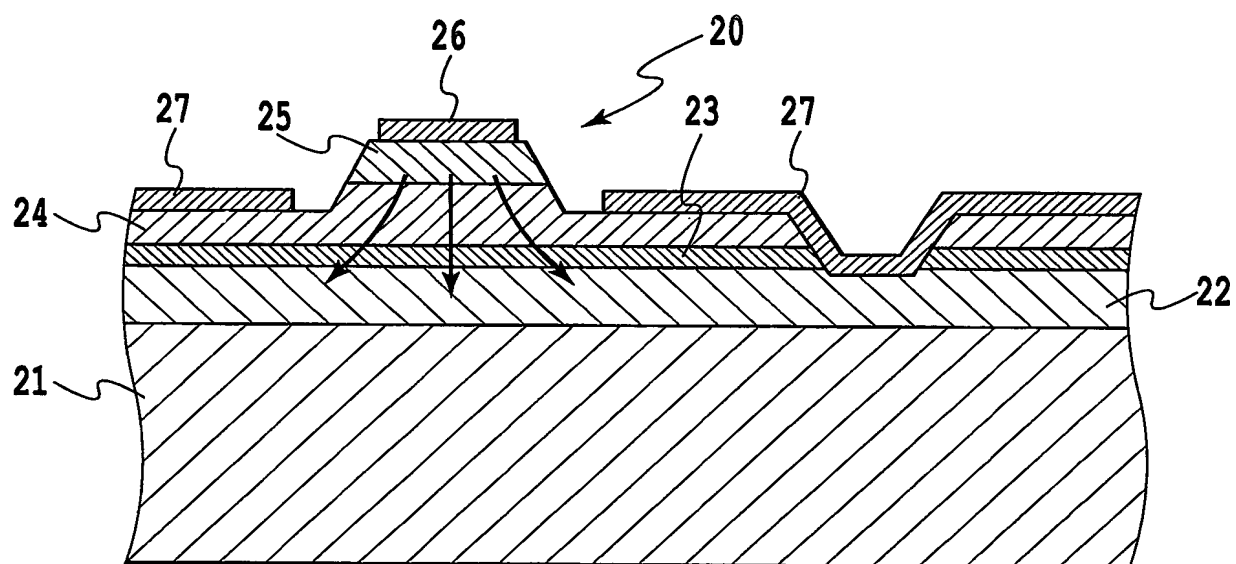


FIG.2

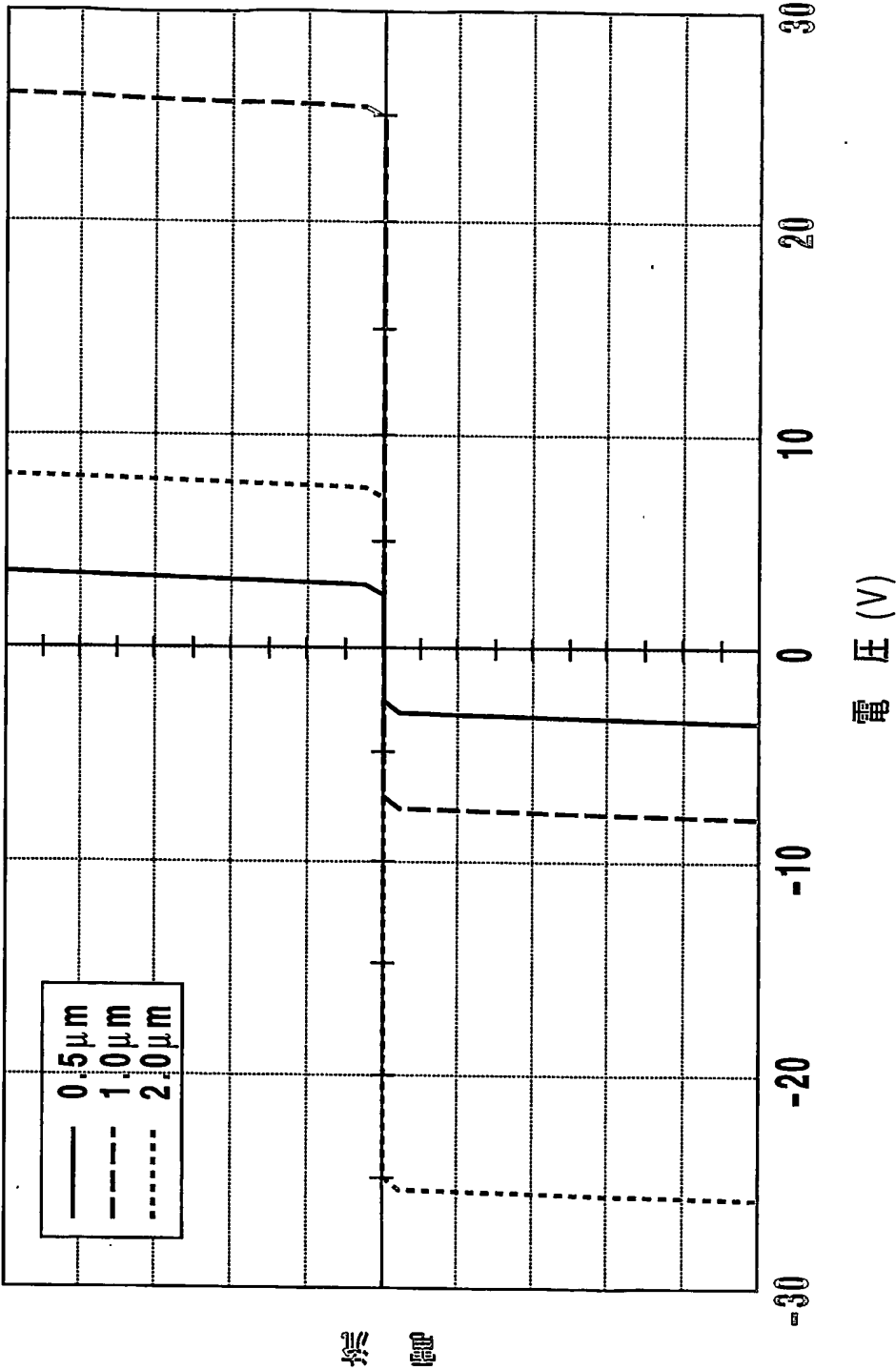


FIG.3

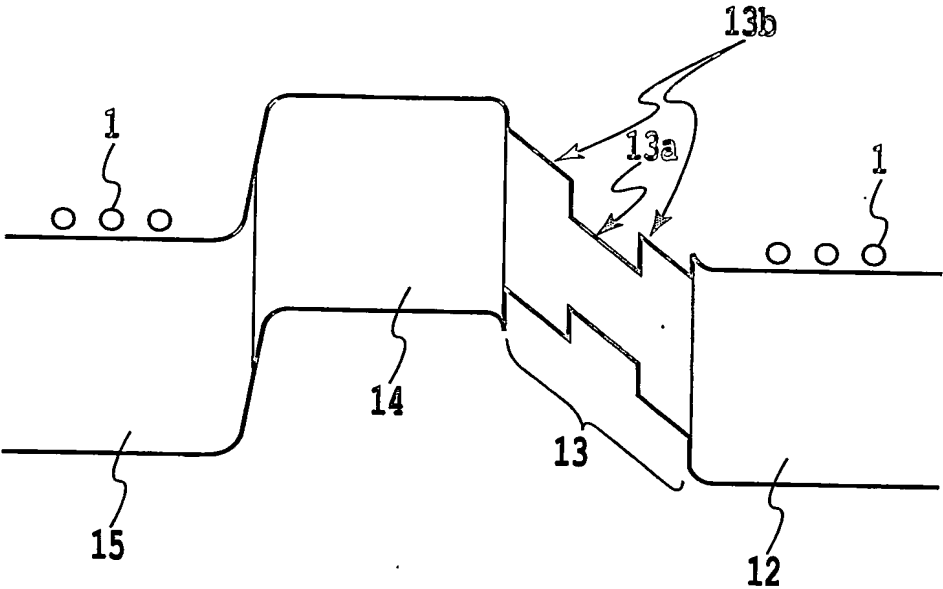


FIG. 4A

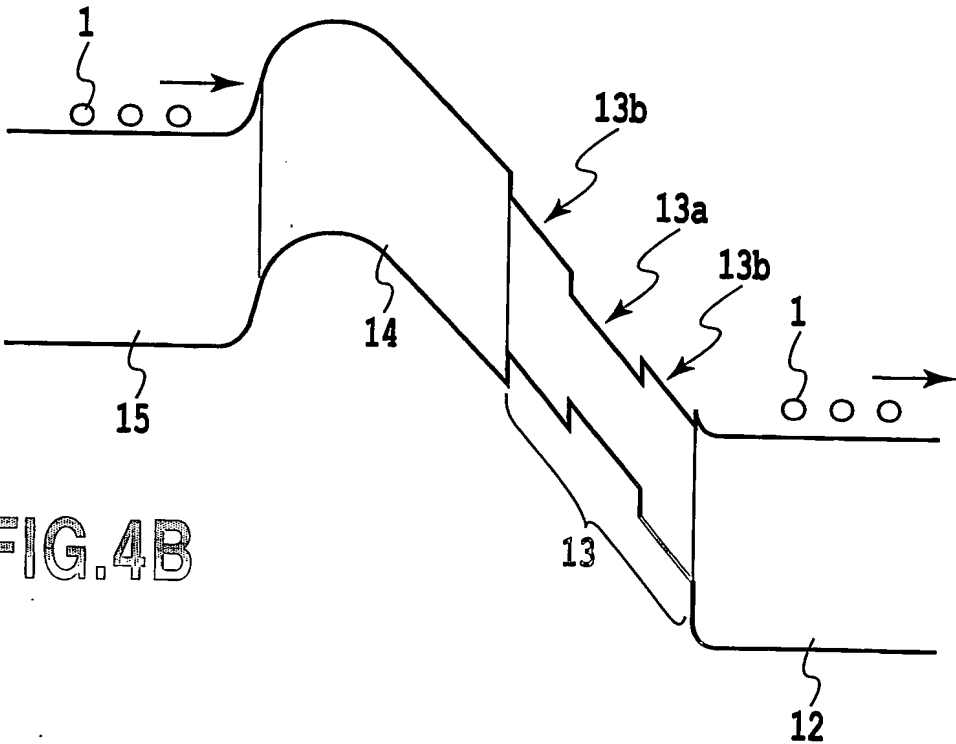


FIG. 4B

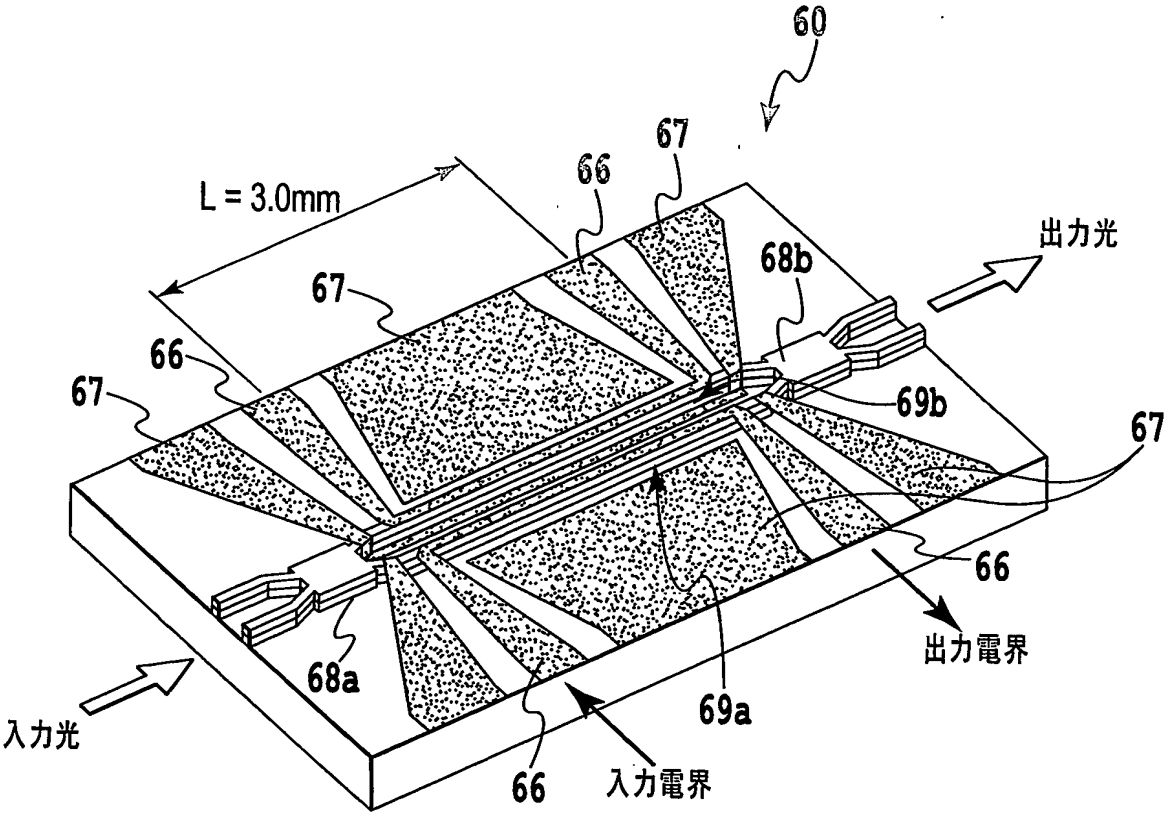
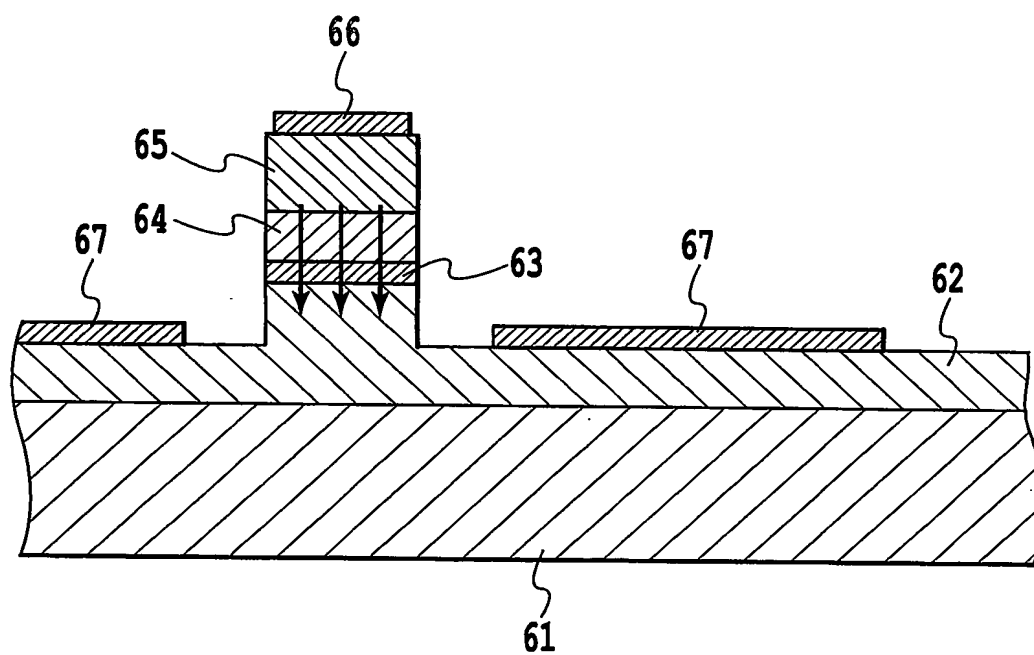


FIG.5

6/17

**FIG.6**

7/17

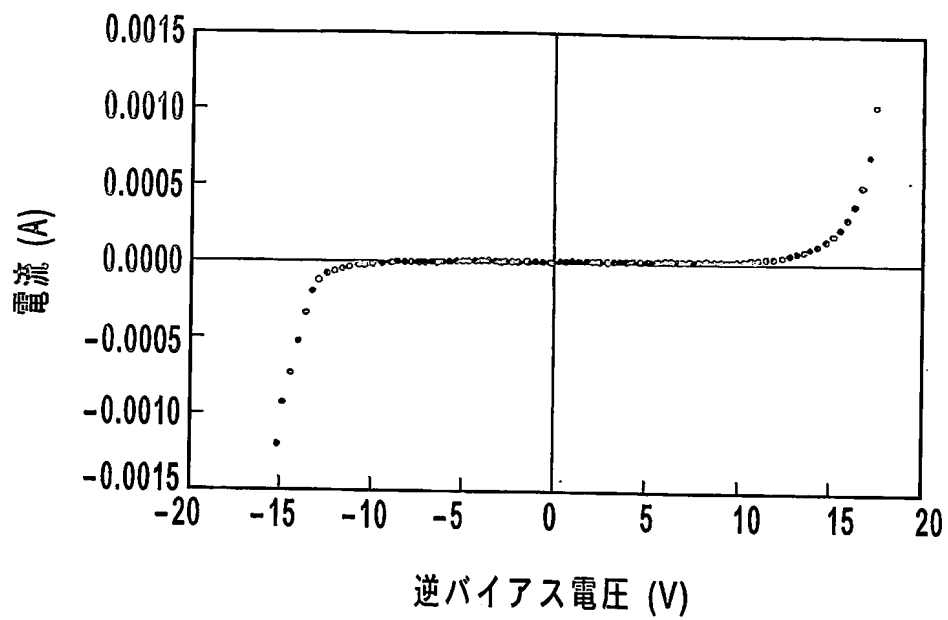


FIG. 7A

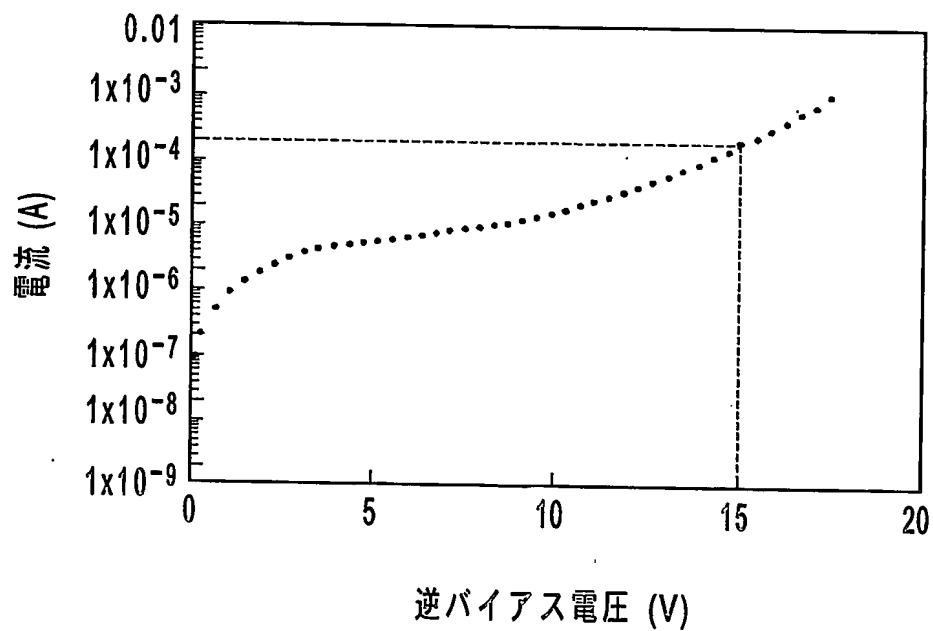


FIG. 7B

8/17

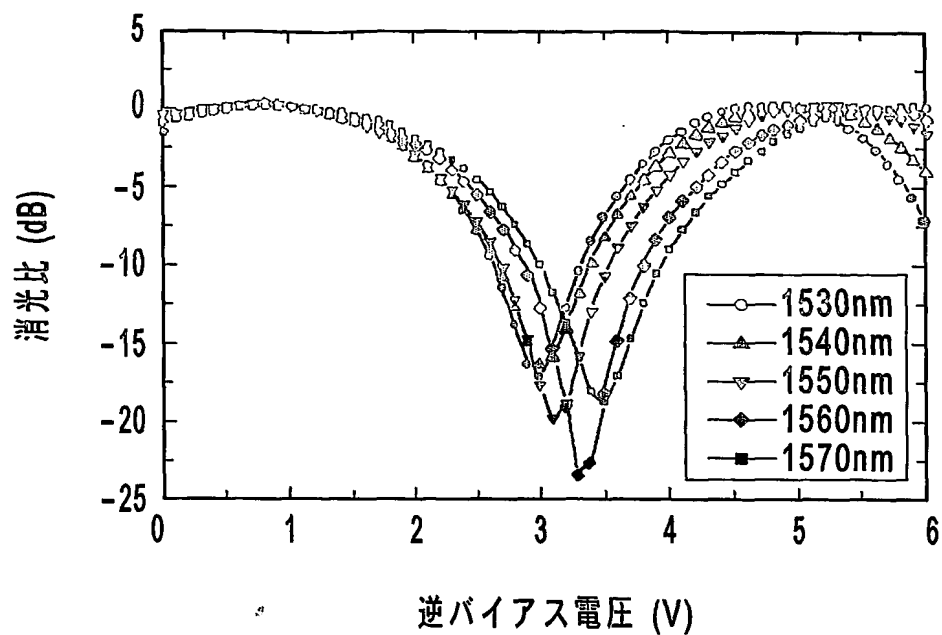


FIG.8A

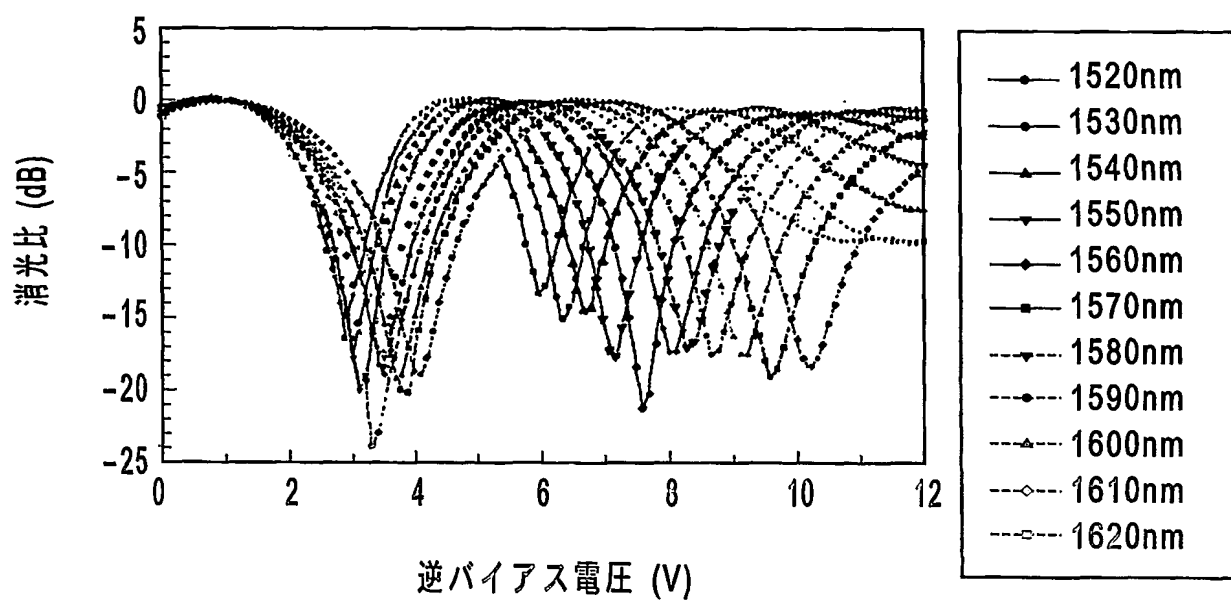
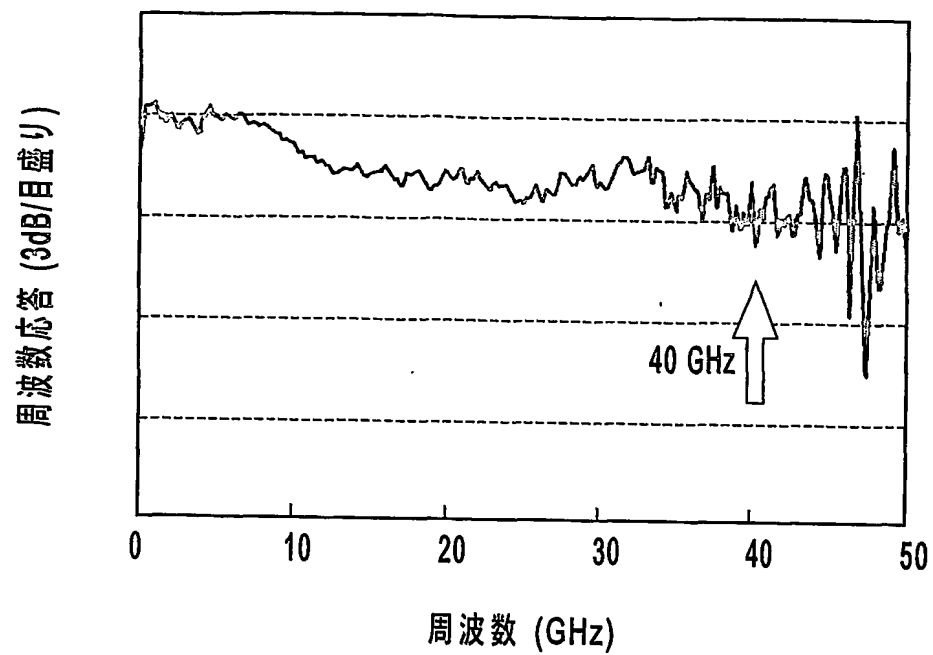
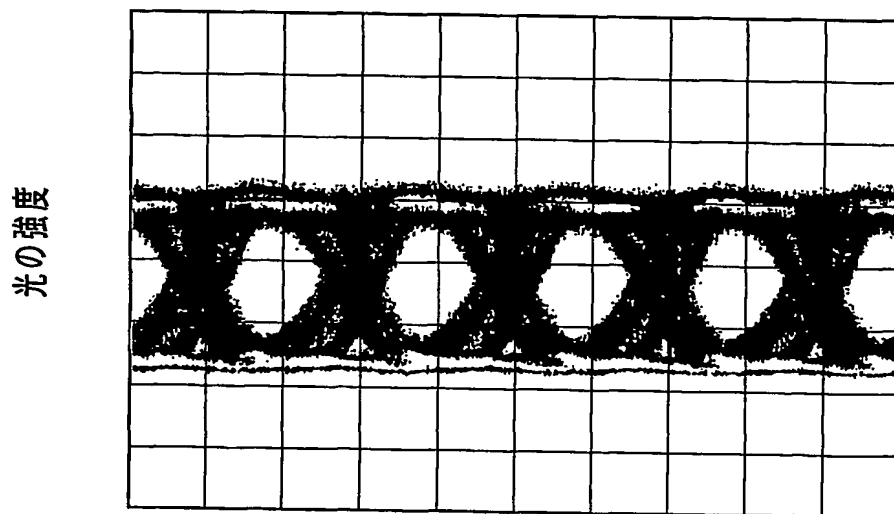


FIG.8B

9/17

**FIG.9A****FIG.9B**

10/17

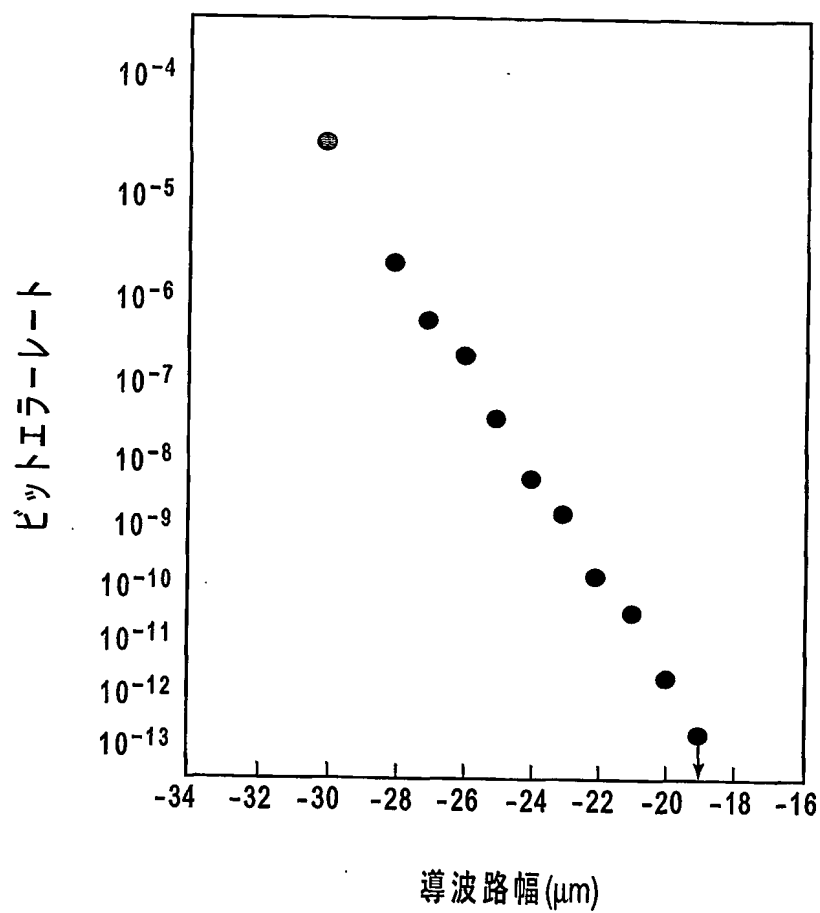


FIG.9C

11/17

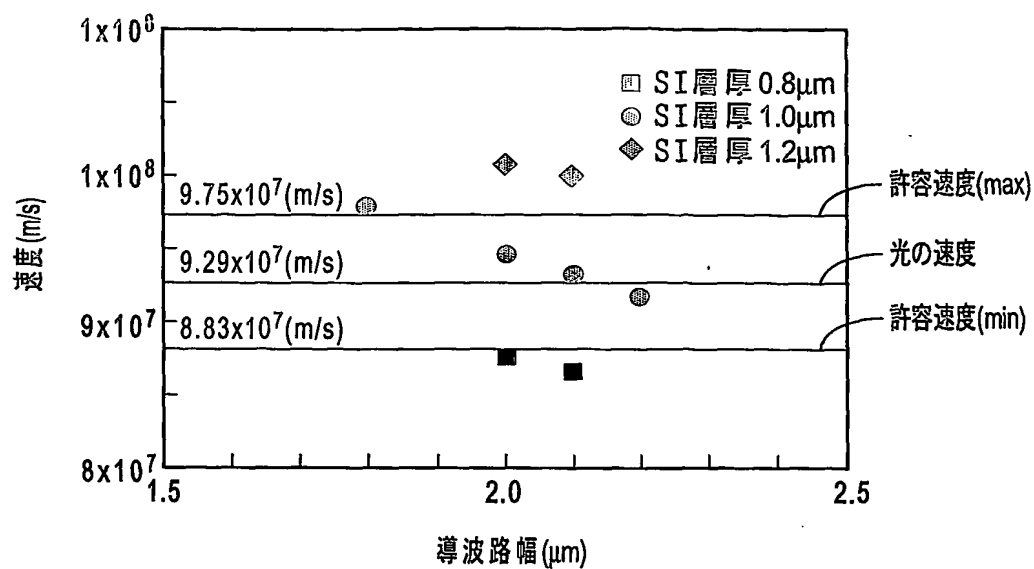


FIG.10A

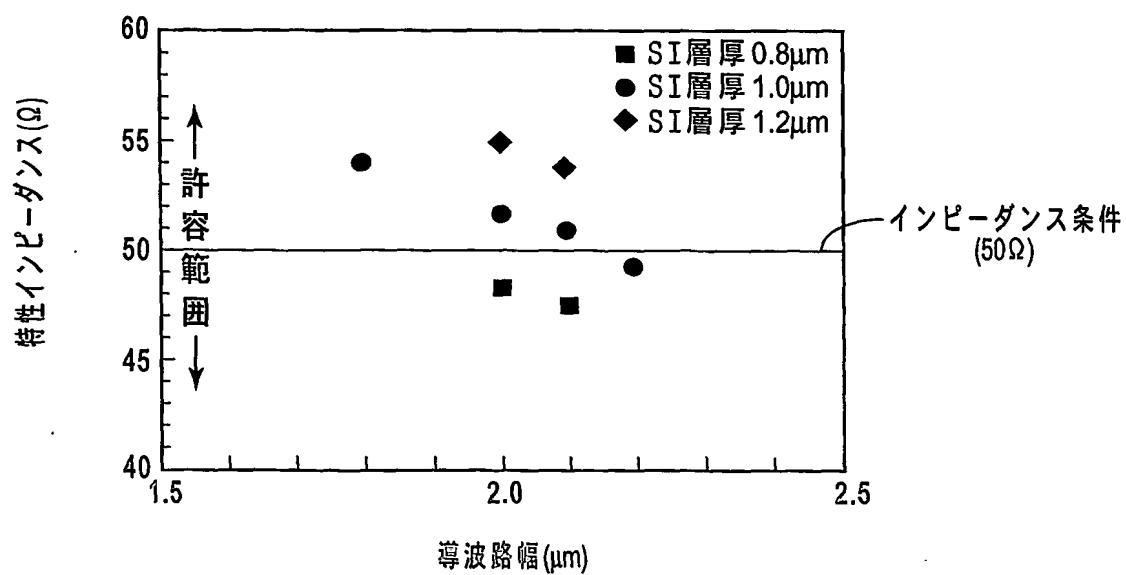


FIG.10B

12/17

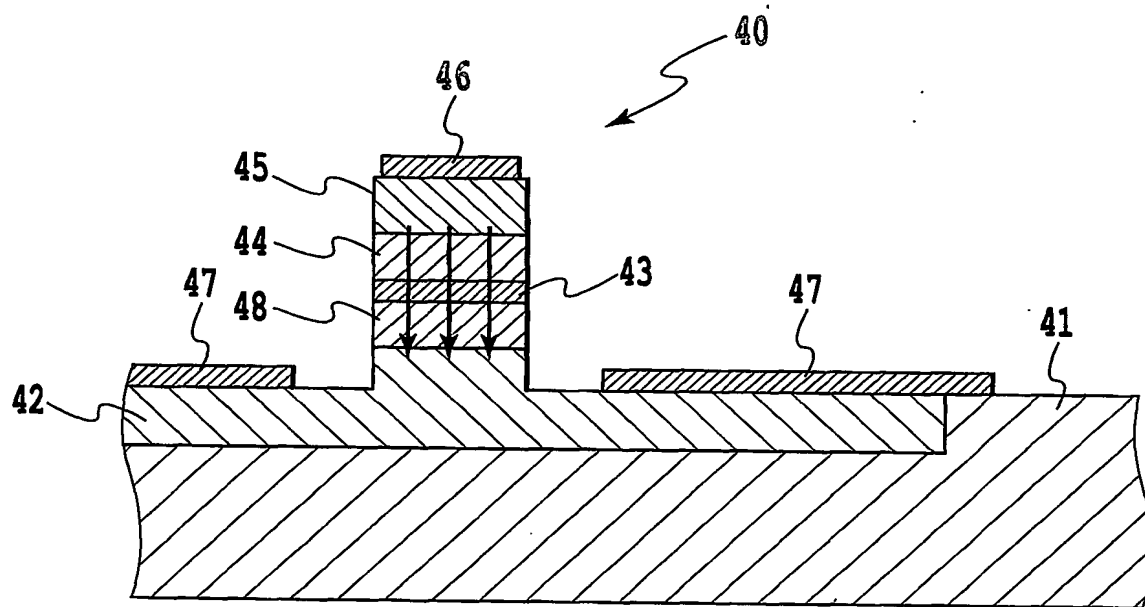


FIG.11

13/17

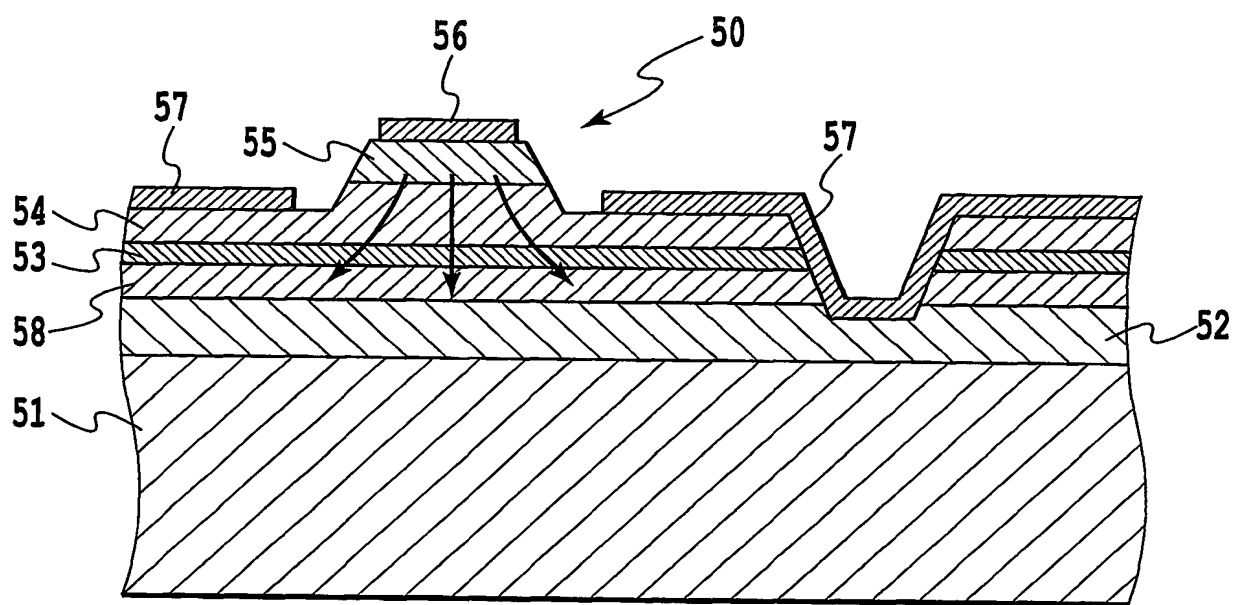
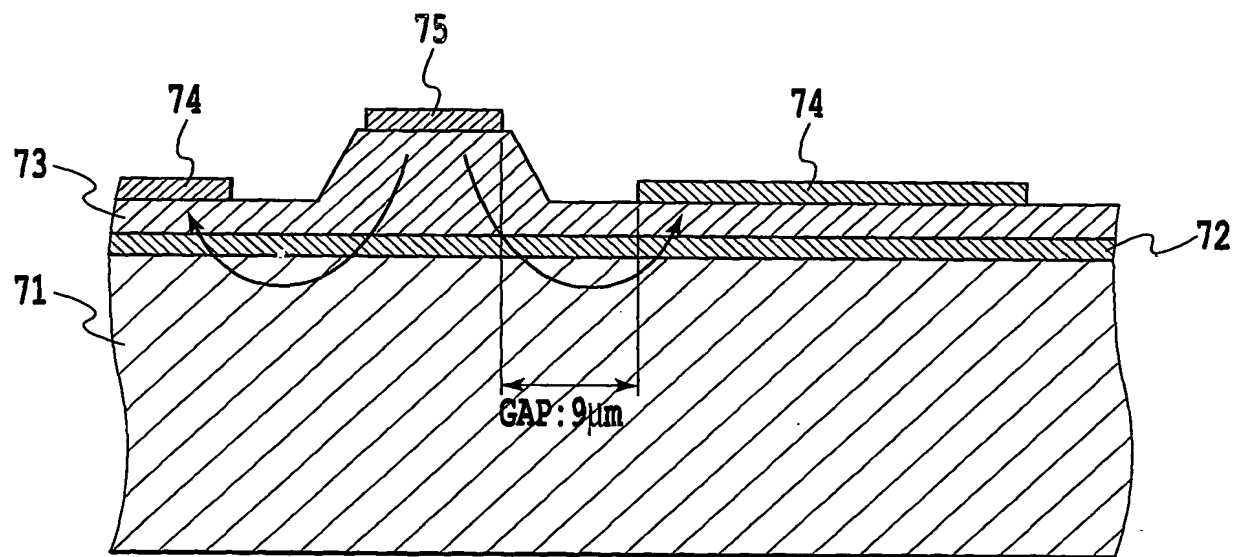


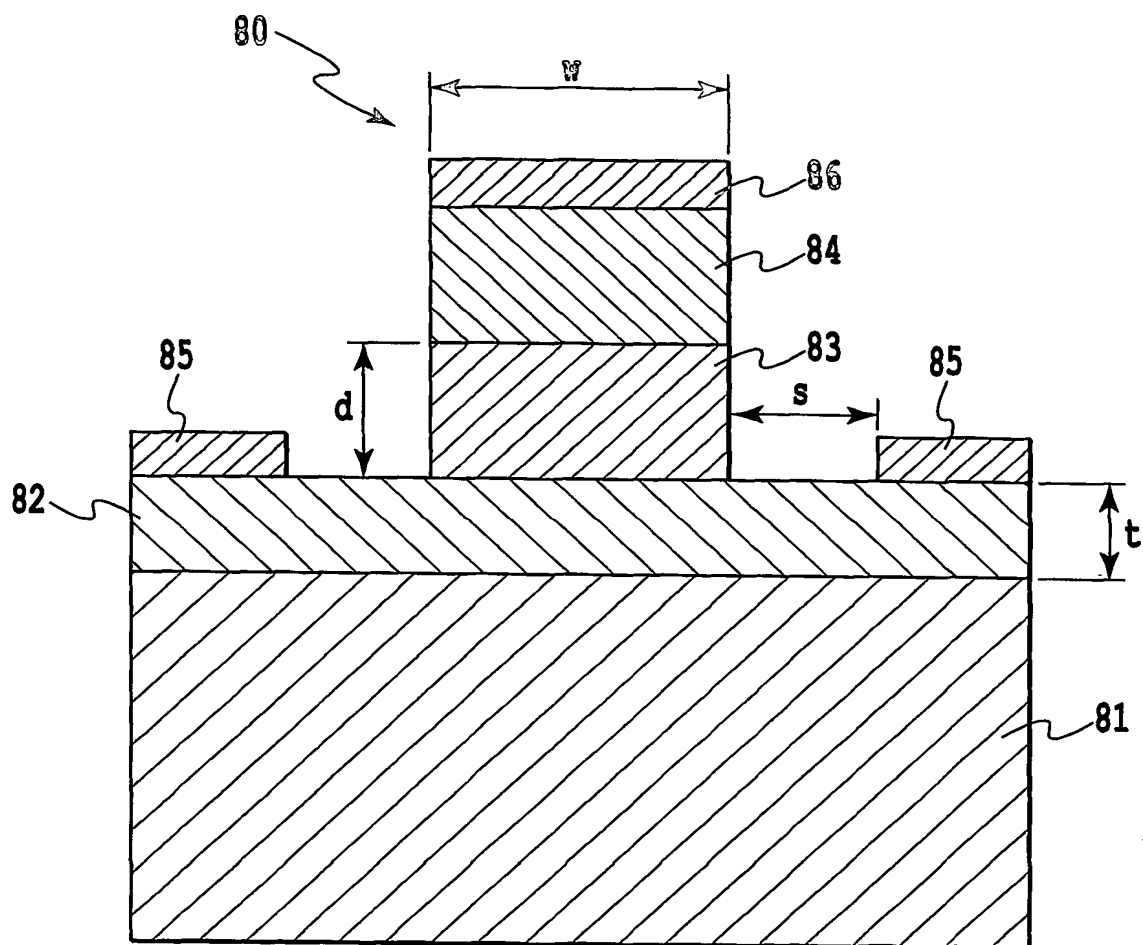
FIG.12



従来技術

FIG.13

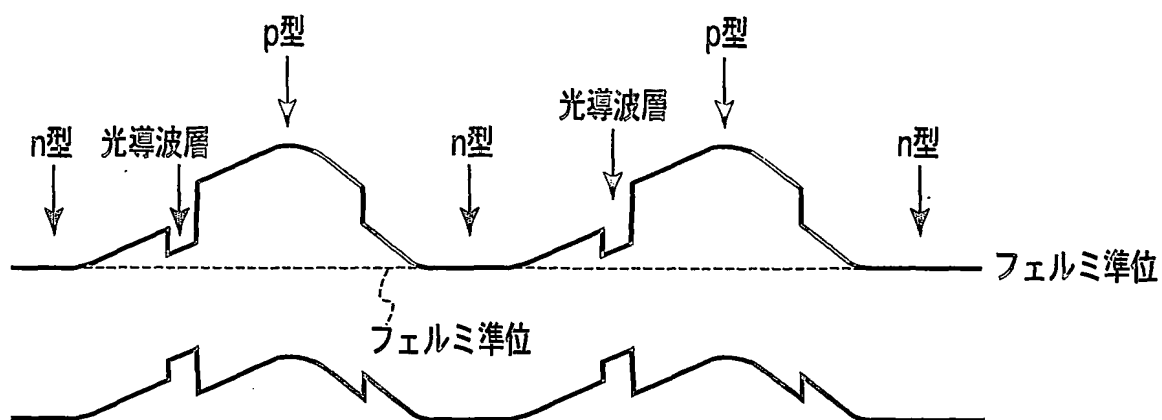
15/17



従来技術

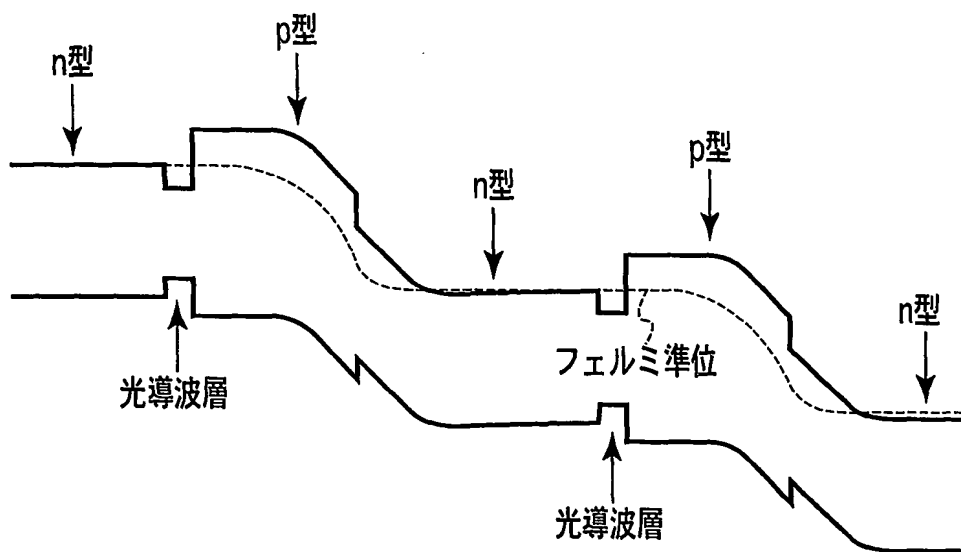
FIG.14

16/17



従来技術

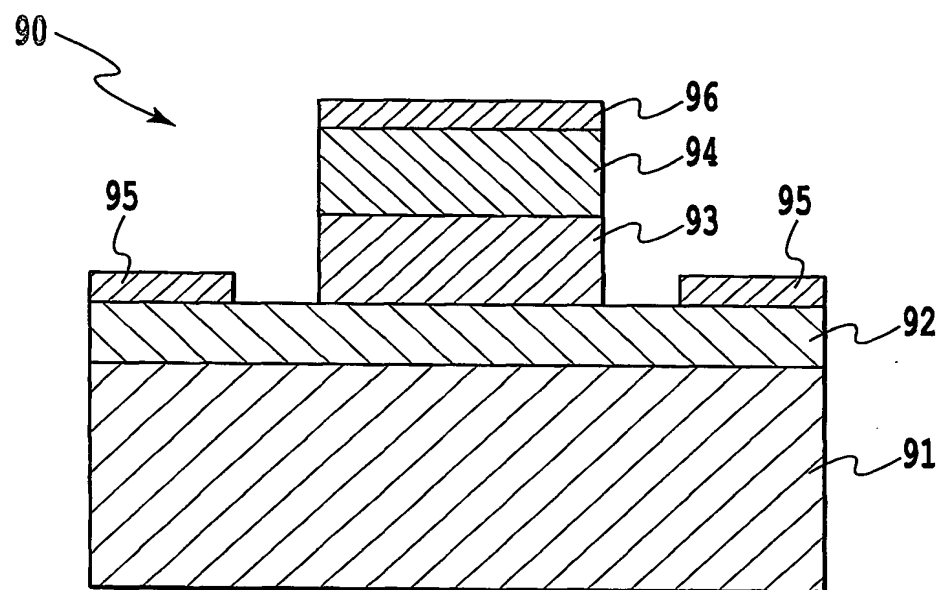
FIG.15A



従来技術

FIG.15B

17/17



従来技術

FIG.16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/003181

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G02F1/015, G02F1/017

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02F1/00-1/125

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 5-27279 A (Nippon Telegraph And Telephone Corp.), 05 February, 1993 (05.02.93), Full text (Family: none)	1-5 6-10
Y	US 5647029 A (Lucent Technologies Inc.), 06 August, 1997 (06.08.97), Full text (Family: none)	6-10
A	JP 11-72759 A (Nippon Telegraph And Telephone Corp.), 16 March, 1993 (16.03.93), Full text; Par. No. [0024]	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 April, 2004 (05.04.04)

Date of mailing of the international search report
20 April, 2004 (20.04.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G02F1/015; G02F1/017

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G02F1/00-1/125

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 5-27279 A(日本電信電話株式会社)1993.02.05 全文 (ファミリーなし)	1-5 6-10
Y	US 5647029 A(Lucent Technologies Inc.)1997.08.06 全文 (ファミリーなし)	6-10
A	JP 11-72759 A(日本電信電話株式会社)1993.03.16 全文 【0024】段落	1-10

☒ 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

05.04.2004

国際調査報告の発送日

20.4.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
植田 高盛

2X 2912

電話番号 03-3581-1101 内線 3293

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.